

Family list**2** family member for: **JP7159811**

Derived from 1 application

1 LIQUID CRYSTAL DISPLAY DEVICE**Inventor:** KARAKAMA SHUNSAKU**Applicant:** SONY CORP**EC:****IPC:** *G02F1/1335; G02F1/133; G02F1/1343*
(+11)**Publication info:** **JP3216379B2 B2** - 2001-10-09**JP7159811 A** - 1995-06-23Data supplied from the **esp@cenet** database - Worldwide

LIQUID CRYSTAL DISPLAY DEVICE

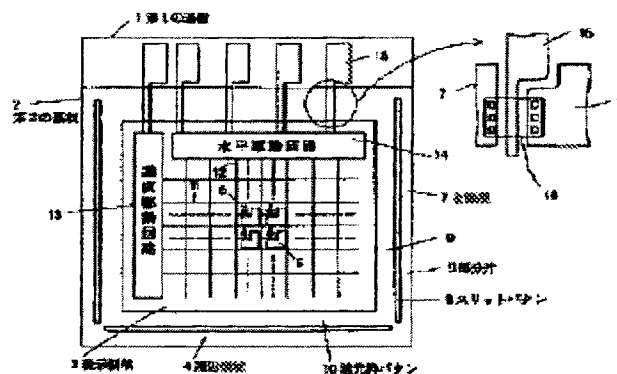
Patent number: JP7159811
Publication date: 1995-06-23
Inventor: KARAKAMA SHUNSAKU
Applicant: SONY CORP
Classification:
- international: G02F1/1335; G02F1/133; G02F1/1343; G02F1/1345;
G02F1/136; G02F1/1368; H01L29/78; H01L29/786;
G02F1/13; H01L29/66; (IPC1-7): G02F1/136;
G02F1/133; G02F1/1335; H01L29/786
- european:
Application number: JP19930340042 19931207
Priority number(s): JP19930340042 19931207

Report a data error here

Abstract of JP7159811

PURPOSE:To suppress the hillock of guard ring metallic films disposed at an active matrix type liquid crystal display device.

CONSTITUTION:This active matrix type liquid crystal display device has a first substrate 1 which has a display region 3 and a peripheral region 4, a second substrate 2 which has a counter electrode and is arranged to face the first substrate 1 apart a prescribed spacing and a liquid crystal layer which is held in the spacing therebetween. Matrix-form pixel electrodes 5 and thin-film transistors 6 as switching element for driving these electrodes are integrated and formed in the display region 3. The metallic films 7 to serve as the guard rings to enclose the display region 3 are formed in the peripheral region 4. The metallic films 7 consist of assemblies of partial pieces 9 finely segmented by slit patterns 8. The film stresses are relieved and the hillock is suppressed by finely segmenting the metallic films 7.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-159811

(43)公開日 平成7年(1995)6月23日

(51)Int.Cl. ⁸	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F	1/136	5 0 0		
	1/133	5 5 0		
	1/1335	5 0 0		
H 0 1 L	29/786			
		9056-4M	H 0 1 L 29/ 78	3 1 1 A
			審査請求 未請求	請求項の数5 F D (全 7 頁)

(21)出願番号 特願平5-340042

(22)出願日 平成5年(1993)12月7日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 唐鎌 俊作

鹿児島県国分市野口北5番地1号 ソニー

国分株式会社内

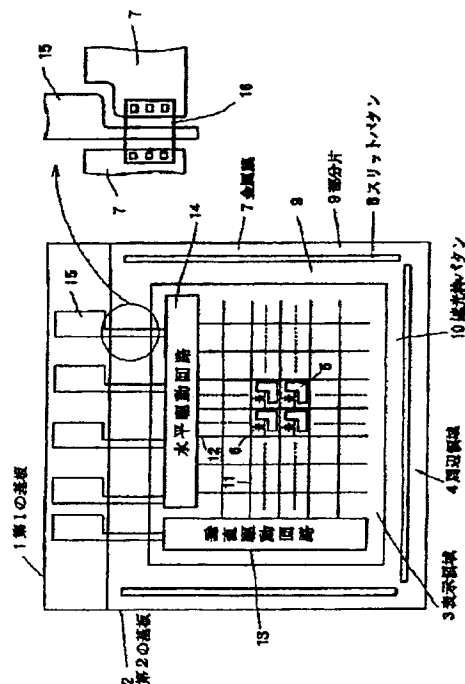
(74)代理人 弁理士 鈴木 晴敏

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】 アクティブマトリクス型液晶表示装置に設けられるガードリング金属膜のヒルロックを抑制する。

【構成】 アクティブマトリクス型液晶表示装置は、表示領域3及び周辺領域4を有する第1の基板1と、対向電極を備え該第1の基板1に対し所定の間隙を介し対面配置された第2の基板2と、該間隙内に保持された液晶層とを有する。表示領域3にはマトリクス状の画素電極5とこれを駆動するスイッチング素子として薄膜トランジスタ6が集積形成されている。周辺領域4には表示領域3を囲むガードリングとなる金属膜7が形成されている。金属膜7はスリットパターン8により細分化された部分片9の集合からなる。金属膜7を細分化する事により膜ストレスが緩和されヒルロックを抑制できる。



【特許請求の範囲】

【請求項 1】 表示領域及び周辺領域を有する第 1 の基板と、対向電極を備え該第 1 の基板に対し所定の間隙を介し対面配置された第 2 の基板と、該間隙内に保持された液晶層とを有する液晶表示装置であって、前記表示領域にはマトリクス状の画素電極とこれを駆動するスイッチング素子が集積形成されており、前記周辺領域には、該表示領域を囲むガードリングとなる金属膜が形成されており、前記金属膜は、スリットパタンにより細分化された部分 10

片の集合からなる事を特徴とする液晶表示装置。

【請求項 2】 前記金属膜の各部分片は 1 mm 以下の幅寸法に細分化されている事を特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】 前記金属膜の各部分片は 0.6 mm 以下の幅寸法に細分化されている事を特徴とする請求項 1 記載の液晶表示装置。

【請求項 4】 前記金属膜はアルミニウムからなる事を特徴とする請求項 1 記載の液晶表示装置。

【請求項 5】 前記金属膜は、表示領域との境界に沿って遮光の為の枠パタンを有している事を特徴とする請求項 1 記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、各々スイッチング素子を有する複数の画素電極がマトリクス配列したアクティブマトリクス型の液晶表示装置に関する。より詳しくは、表示領域を囲むガードリングの構造に関する。

【0002】

【従来の技術】本発明の背景を明らかにする為、図 4 を参照して従来のアクティブマトリクス型液晶表示装置の構造を簡潔に説明する。図示する様に、ガラス基板 100 上には画素を駆動するスイッチング素子として薄膜トランジスタ (TFT) 101 が形成されている。又、TFT 101 に選択信号を供給する為のゲートライン 102、同じく画像信号を供給する為の信号ライン 103、画素電極 104 等が形成されている。さらに、TFT 101 及び画素電極 104 を含む表示領域を囲む様にガードリングとなる金属膜 105 が形成されている。このガラス基板 100 には所定の間隙を介して対向基板 106 がシール材 107 により接合されている。対向基板 106 の内表面には対向電極 108 が形成されている。下側のガラス基板 100 と上側の対向基板 106 との間には液晶層 109 が保持されている。シール材 107 は前述した金属膜 105 と整合した状態で両基板 100、106 の周辺領域に沿って配設されている。

【0003】図 5 は、図 4 に示した従来のアクティブマトリクス型液晶表示装置の模式的な平面図である。図示する様に、金属膜 105 はガラス基板 100 の周辺領域に沿って連続的な帯状にパタニングされており、表示領

域 110 を囲んでいる。表示領域 110 内には、前述した様に画素電極 104 及び薄膜トランジスタ 101 が集積的に形成されている。又垂直駆動回路 111 が形成されておりゲートライン 102 を介して個々の薄膜トランジスタ 101 に接続している。水平駆動回路 112 も形成されており信号ライン 103 を介して個々の TFT 101 に接続している。ガラス基板 100 の上端側で露出した表面には外部接続用の引出電極 113 が形成されており、ガードリングとなる金属膜 105 と交差して垂直駆動回路 111 や水平駆動回路 112 と接続している。

【0004】以上の説明から理解される様に、金属膜 105 は内側の表示領域 110 を取り囲み、ガードリングとして TFT 101 を外部の静電気等から保護する。加えて、シール材 107 と整合させる事によりガラス基板 100 の表面に存在する配線段差等を吸収し平坦化させて液晶層 109 の厚みを均一にしている。即ち、ガードリング金属膜 105 は製造工程における静電ダメージから TFT 等を保護するとともに、液晶セルギャップを均一に制御する機能を有し、歩留りと表示画質を改善する事ができる。さらに、このガードリング金属膜 105 は遮光層としても機能する。

【0005】

【発明が解決しようとする課題】しかしながら上述した従来構造の場合、ガードリングは帯状に連続した金属膜 105 からなり全体として大きな面積を有する為、後工程で熱処理を加えるとその膜ストレスにより所謂ヒルロックが発生しやすいという課題がある。このヒルロックは金属膜 105 を構成している物質のエレクトロマイグレーションやストレスマイグレーションに起因しており、金属粒界部に突起形状となって現われる。ヒルロックが発生すると金属膜 105 表面の平坦性が損なわれる為シール材 107 の厚みに変動が生じ液晶セルギャップ不良の原因となる。あるいは、シール部からの液晶漏れの原因ともなる。又、場合によってはこのヒルロックにより金属膜 105 の遮光性が損なわれ、所謂光抜けの原因となる。ガードリングの光抜けは画素電極等を含む表示領域から離れている為画像品質に直接影響はないが、バックライト等を組み込んだ場合表示領域周辺からの光抜けは外観品位を損なう事になる。このヒルロックの発生は特に金属膜 105 の構成材料としてアルミニウムを採用した時に大きな問題となる。金属アルミニウムは 400℃程度の比較的低温加熱処理でも容易にヒルロックが発生しやすい。

【0006】

【課題を解決するための手段】上述した従来の技術の課題に鑑み、本発明はガードリング金属膜に対して熱処理を加えてもヒルロックの発生を抑制でき、液晶セルギャップ不良、液晶漏出、光抜け発生等のない液晶表示装置を提供する事を目的とする。かかる目的を達成する為に以下の手段を講じた。即ち、本発明にかかる液晶表示装

置は、基本的な構成要素として、表示領域及び周辺領域を有する第1の基板と、対向電極を備え該第1の基板に対し所定の間隙を介し対面配置された第2の基板と、該間隙内に保持された液晶層とを有する。前記表示領域にはマトリクス状の画素電極とこれを駆動するスイッチング素子が集積形成されている。一方前記周辺領域には該表示領域を囲むガードリングとなる金属膜が形成されている。本発明の特徴事項として前記ガードリング金属膜はスリットパタンにより細分化された部分片の集合からなる。好ましくは、前記金属膜の各部分片は1mm以下の幅寸法に細分化されている。さらに好ましくは、各部分片は0.6mm以下の幅寸法に細分化されている。かかる構成を有するガードリング金属膜は例えばアルミニウムからなる。又、前記ガードリング金属膜は該表示領域との境界に沿って遮光枠パタンを有している。

【0007】

【作用】本発明によれば、ガードリング金属膜にはスリットパタンが形成されており例えば1mm以下の幅寸法に細分化されている。但し細分化された部分片の集合は全体として導通がとれておりガードリングの機能を果たす。ガードリング金属膜にスリットパタンを入れると連続面積を縮小化でき、膜ストレスによるヒルロックの発生が抑制される。仮に、ガードリング金属膜の連続した部分の面積が大きいと、膜ストレスにより後工程の熱処理でヒルロックが発生しやすくなる。面積幅が1mmを超えると膜ストレスがかなり大きくなり、高い確率でヒルロックが発生する。面積幅を0.6mm以下に制限すれば、完全にヒルロックを抑制する事ができる。

【0008】

【実施例】以下図面を参照して本発明にかかる液晶表示装置の好適な実施例を詳細に説明する。図1は本発明にかかるアクティブマトリクス型液晶表示装置の基本的な構成を示す模式的な平面図である。図示する様に本液晶表示装置は、第1の基板1と、第2の基板2と、両者の間に保持された液晶層とからなる。第1の基板1は中央の表示領域3と周辺領域4とを有している。表示領域3にはマトリクス状の画素電極5とこれを駆動するスイッチング素子として薄膜トランジスタ(TFT)6が集積形成されている。一方周辺領域4には表示領域3を囲むガードリングとなる金属膜7が形成されている。本例ではこの金属膜7はアルミニウムからなる。金属膜7はスリットパタン8により細分化された部分片9の集合からなる。本例ではスリットパタン8は直線状に形成されており、金属膜7の連続帯は2本の平行な部分片9に細分化されている。但しスリットパタン8の形状は図示の例に限られるものではない。部分片9は細分化されているが、周辺領域4の各コーナ部で互いに接続されており同電位レベルを保持してガードリングの機能を奏する。部分片9の幅寸法は1mm以下に設定されている。仮に幅寸法が1mmを超えると膜ストレスが大きくなり高い確率で

ヒルロックが発生する。なお部分片9の幅寸法を0.6mm以下にすれば完全にヒルロックを防止できる。この為には、例えばスリットパタン8の本数を増やせば良い。なおスリットパタン8を形成すると金属膜7の遮光性が失われる。しかしながら本来遮光性は表示領域3から一定距離範囲について要求されており、それより外側の範囲に関してはスリットパタン8が存在しても支障はない。この点に鑑み、本実施例ではスリットパタン8を直線状に形成する事により、表示領域3との境界に沿って遮光枠パタン10を残す様にしている。図から明らかな様に、この遮光枠パタン10はスリットパタン8の内側に位置する部分片9により構成されている。

【0009】ガードリング金属膜7で囲まれた表示領域3内には、前述した様に画素電極5がマトリクス状に配列しており個々の液晶画素を構成する。各画素電極5にはTFT6が接続されている。TFT6のゲート電極にはゲートライン11が接続されており、同じくソース電極には信号ライン12が接続されている。複数のゲートライン11は垂直駆動回路13に接続される一方、複数の信号ライン12は水平駆動回路14に接続される。垂直駆動回路13はゲートライン11を介してTFT6を線順次で選択するとともに、水平駆動回路14は信号ライン12を介して、選択されたTFT6を通じ対応する画素電極5に画像信号を供給する。

【0010】第1の基板1の上端部には外部接続用の引出電極15も形成されており、ガードリング金属膜7と交差して垂直駆動回路13や水平駆動回路14と接続している。この引出電極15はガードリング金属膜7と同一のアルミニウムで構成されている。理解を容易にする為引出電極15とガードリング金属膜7の交差部の拡大パタン形状を示しておく。図示する様に、ガードリング金属膜7の帯は部分的に除去されており、この部分に引出電極15が延在している。分離した金属膜7は例えば所定の形状にパタニングされた多結晶シリコン膜16により互いに接続されている。この多結晶シリコン膜16は例えばゲートライン11と同時に形成され、金属膜7や引出電極15とは層間絶縁膜により互いに絶縁されている。この引出電極15は外部への電気接続をとる為に垂直駆動回路13や水平駆動回路14からシール材の外に向って配線されている。従って、この引出電極15の中間部はシール部をまたぐ事になる。本構造ではシール部において引出電極15の両側に近接してガードリング金属膜7が設けられている。従ってシール部全体を略平坦化する事が可能である。即ち、引出電極15とガードリング金属膜7は同一膜厚のアルミニウムで形成されており段差は除かれている。なお、この部分のガードリング金属膜7は引出電極15を通ずる為分割されており、細分化しているので特にスリットパタン8を設けていない。しかしながら、より効果的にヒルロックを抑制する為、スリットパタンを設けても良い事は勿論である。

【0011】図2は、図1に示したアクティブマトリクス型液晶表示装置の断面構造を表わしている。図示する様に、ガラス又は石英等からなる第1の基板1上には薄膜トランジスタ(TFT)が集積形成されている。図を見やすくする為2個のTFTのみが示されている。一方のTFT6は対応する画素電極5をスイッチング駆動する為に用いられ、他方のTFT17は画素電極のマトリクスアレイを順次選択駆動する為の駆動回路を構成する。個々のTFTは所定の形状にパタニングされた多結晶シリコン膜18により構成されている。この多結晶シリコン膜18は、例えばLP-CVD法により50nmの厚みで成膜される。この多結晶シリコン膜18上に、SiO₂からなるゲート絶縁膜19を介して、ゲート電極Gが形成されている。なおTFT6のゲート電極Gはゲートライン(図示せず)から延設されている。これらゲート電極G及びゲートラインはLP-CVD法により同時に成膜され、不純物をドーブした厚み350nmの多結晶シリコン膜からなる。その上には第1層間絶縁膜20が被覆されている。この第1層間絶縁膜20は、例えばAP-CVD法により成膜された600nmの厚みを有するPSG膜からなる。さらにその上にはスパッタリングにより、例えば600nmの厚みでアルミニウム膜が成膜される。このアルミニウム膜は所定の形状にパタニングされ、信号ライン12、配線電極22、ガードリング金属膜7等になる。信号ライン12は第1層間絶縁膜20に設けられたコンタクトホールを介してTFT6のソース領域Sに電気接続している。又配線電極22は同じく第1層間絶縁膜20に設けられたコンタクトホールを介してTFT17のソース領域S及びドレイン領域Dに電気接続している。アルミニウム膜の上には第2層間絶縁膜23が成膜されている。この第2層間絶縁膜23は例えばAP-CVD法により400nmの厚みで堆積されたPSG膜からなる。さらにその上にはスパッタリングによりITO等からなる透明導電膜が150nmの厚みで成膜される。この透明導電膜は所定の形状にパタニングされ画素電極5となる。画素電極5は第2層間絶縁膜23及び第1層間絶縁膜20に設けられたコンタクトホールを介してTFT6のドレイン領域Dに電気接続している。

【0012】第1の基板1に対し所定の間隙を介し第2の基板2が対向配置されている。この第2の基板2はシール材24により第1の基板1に接合されている。シール材24はスクリーン印刷等によりガードリング金属膜7と整合する様に配設されている。ガラス等からなる第2の基板2の内表面には所定の形状にパタニングされたブラックマスク25と、絶縁膜26を介して重ねられた対向電極27が形成されている。ブラックマスク25はTFT6やTFT17を遮光する様にパタニング形成されている。第2の基板2側に形成されたブラックマスク25と第1の基板1側に形成されたガードリング金属膜

7とにより画素電極5以外の部分が被覆され所望の遮光構造が得られる。最後に、第2の基板2と第1の基板1との間に液晶層28が封入保持される。この液晶層28は例えばツイスト配向されたネマティック液晶からなる。

【0013】本発明の特徴要素となるガードリング金属膜7は、TFTや画素電極を含む表示領域を取り囲む様に設けられている。前述した様にガードリング金属膜7は信号ライン12や配線電極22と同時にパタニングされ、厚み600nmのアルミニウムからなる同一材料で構成されている。ガードリング金属膜7は電氣的に内側に位置するTFTを保護するとともに、シール材24と整合して接着部の平坦化を図っている。ガードリング金属膜7はスリットパタン8により細分化されている。これによりアルミニウムのマイグレーションを抑止しヒルロックの発生を防いでいる。ヒルロックが発生しないので、金属膜7の上に積層した第2層間絶縁膜23が剥離する惧れがない。従ってシール材24の接着性が損なわれないので液晶層28の漏出が生じない。

【0014】図3は、本発明にかかる液晶表示装置の第2実施例を示す模式的な平面図である。基本的な構成は図1に示した第1実施例と同一であり、対応する部分には対応する参照番号を付して理解を容易にしている。異なる点は、ガードリング金属膜7に形成されたスリットパタン8が直線状ではなく、規則的に配列した微細な十字からなる事である。この様な十字スリットパタンによっても金属膜7を細分化でき、各部分片9は1mm以下の幅寸法となっている。ガードリング膜7の帯に沿って全面に十字スリットパタン8を設けると、これに応じて光漏れが生じる事になる。しかしながら規則的なパタンを有する光漏れは必ずしも外観を損なう事はなくむしろ修飾効果を奏する場合もある。逆にランダムに発生するヒルロックにより光漏れが生じると明らかに液晶表示装置の外観を損なう事になる。なお機能的な遮光が必要な場合には、第1実施例と同様に表示領域3の境界に沿って連続する遮光枠パタンを設ければ良い。但しその幅は1mm以内に抑える事が好ましい。

【0015】なお、上述の実施例においては、ガードリング金属膜として600nmの厚みを有するアルミニウム膜を用いたが、本発明はこれに限られるものではない。十分に低抵抗で且つ外部への引出電極と同一材料であれば良い。ガードリング金属膜の遮光性は可視光領域(400nm~700nm)において透過率が1%以下好ましくは0.1%以下であれば良い。材料としては、アルミニウム(Al)の他に、Cr, Ni, Ta, Ti, W, Cu, Mo, Pt, Pd等の金属、及びこれらの合金、シリサイド等を用いる事ができる。厚みは各々の材料により所定の遮光性を満足できれば良く、一般に50nm以上である。又、本実施例においては、ガードリング金属膜に設けられたスリットパタンは直線状又は微細な十字状

であったが、本発明はこれに限られるものではない。一般に1.0mm以下好ましくは0.6mm以下の寸法でガードリング金属膜を細分化できれば良い。仮に、1.0mm以上の細分化幅に設定するとヒルロック抑制効果が低下する。

【0016】本実施例においてはTFTの半導体層とゲート電極及びゲートラインは多結晶シリコンを用い、ゲート絶縁膜は SiO_2 を用い、信号ラインはアルミニウムを用いているが、本発明はこれに限られるものではない。TFTの半導体層は例えばアモルファスシリコンを用いても良い。ゲート電極及びゲートラインは例えばシリサイド、ポリサイド、又金属としてはTa, Al, Cr等を用いても良い。ゲート絶縁膜は例えば Si_3N_4 、酸化タンタル等を用いる事ができる。信号ラインは例えばTa, Cr, Mo, Ni等を用いる事ができる。加えて、本発明は薄膜トランジスタとしてプレーナ型、正スタガ型又は逆スタガ型の何れを用いたアクティブマトリクス型液晶表示装置にも適用可能である事は勿論である。

【0017】

【発明の効果】以上説明した様に、本発明によれば、表示領域を囲むガードリング金属膜にスリットパタンを設け1mm以下の幅寸法で細分化を図っている。この細分化により膜ストレスの緩和が起こる為マイグレーションが生じにくくなりヒルロックの発生が抑制される。この為、シール材との界面におけるガードリング金属膜の平坦性が維持でき液晶セルギャップ不良の発生が防げる。*

*又ガードリング金属膜の上に重ねられた層間絶縁膜の剥離が生じないので液晶の漏出を防げる。さらにはヒルロックに起因するランダムなガードリング金属膜の光抜けが改善でき外観を損なう惧れない。

【図面の簡単な説明】

【図1】本発明にかかるアクティブマトリクス型液晶表示装置の第1実施例を示す平面図である。

【図2】図1に示したアクティブマトリクス型液晶表示装置の断面図である。

【図3】本発明にかかるアクティブマトリクス型液晶表示装置の第2実施例を示す平面図である。

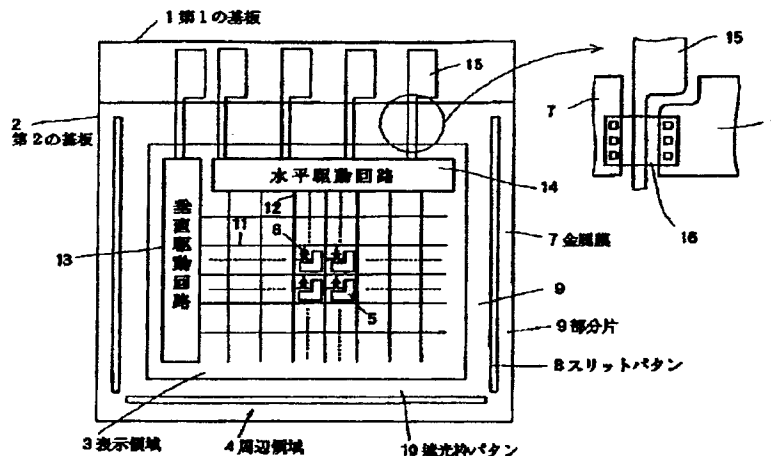
【図4】従来のアクティブマトリクス型液晶表示装置の一例を示す断面図である。

【図5】同じく従来のアクティブマトリクス型液晶表示装置の一例を示す平面図である。

【符号の説明】

- | | |
|----|----------|
| 1 | 第1の基板 |
| 2 | 第2の基板 |
| 3 | 表示領域 |
| 4 | 周辺領域 |
| 5 | 画素電極 |
| 6 | 薄膜トランジスタ |
| 7 | 金属膜 |
| 8 | スリットパタン |
| 9 | 部分片 |
| 10 | 遮光枠パタン |
| 15 | 引出電極 |

【図1】



A cross-sectional view of a semiconductor device. The device consists of a central channel region (101) flanked by two side regions (100 and 109). The channel region (101) contains a gate stack (102) on a substrate (104). The side regions (100 and 109) contain a different material (105) and are separated from the channel region by a barrier layer (106). The top surface of the device is covered by a layer (108).

【図5】

